

28. 4. 2004

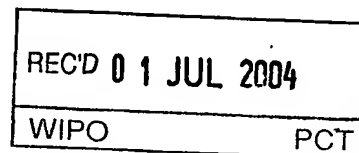
日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 7月15日  
Date of Application:

出願番号 特願2003-274441  
Application Number:  
[ST. 10/C]: [JP 2003-274441]



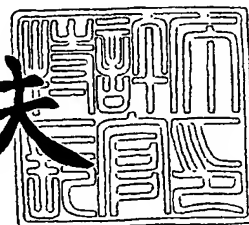
出願人 株式会社日鉱マテリアルズ  
Applicant(s):

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 6月 4日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 TU150714A1  
【あて先】 特許庁長官殿  
【国際特許分類】 H01L 21/203  
【発明者】  
    【住所又は居所】 埼玉県戸田市新曽南三丁目 17 番 35 号 株式会社日鉱マテリア  
                                ルズ 戸田工場内  
    【氏名】 高草木 操  
【発明者】  
    【住所又は居所】 埼玉県戸田市新曽南三丁目 17 番 35 号 株式会社日鉱マテリア  
                                ルズ 戸田工場内  
    【氏名】 金井 進  
【特許出願人】  
    【識別番号】 591007860  
    【氏名又は名称】 株式会社日鉱マテリアルズ  
【代理人】  
    【識別番号】 100090033  
    【弁理士】  
    【氏名又は名称】 荒船 博司  
【手数料の表示】  
    【予納台帳番号】 027188  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1

**【書類名】 特許請求の範囲****【請求項 1】**

分子線エピタキシャル成長法により III-V 族系化合物半導体のヘテロ接合を有する半導体薄膜を形成するエピタキシャル成長方法であって、

少なくとも一種類以上の III 族元素の分子線と第 1 の V 族元素の分子線とを照射して第 1 の化合物半導体層を形成する第 1 の工程と、

前記 III 族元素の分子線と前記第 1 の V 族元素の分子線の照射を停止し、前記第 1 の V 族元素の供給量が前記第 1 の工程における供給量の  $1/10$  以下となるまで成長を中断する第 2 の工程と、

少なくとも一種類以上の III 族元素の分子線と第 2 の V 族元素の分子線とを照射して前記第 1 の化合物半導体層上に前記第 1 の化合物半導体とは異なる第 2 の化合物半導体層を形成する第 3 の工程と、

を備えることを特徴とするエピタキシャル成長方法。

**【請求項 2】**

分子線エピタキシャル成長法により III-V 族系化合物半導体のヘテロ接合を有する半導体薄膜を形成するエピタキシャル成長方法であって、

少なくとも一種類以上の III 族元素の分子線と第 1 の V 族元素の分子線とを照射して第 1 の化合物半導体層を形成する第 1 の工程と、

前記 III 族元素の分子線と前記第 1 の V 族元素の分子線の照射を停止するとともに、第 2 の V 族元素の分子線を照射し、前記第 1 の V 族元素の供給量が前記第 1 の工程における供給量の  $1/10$  以下となるまで成長を中断する第 2 の工程と、

さらに、少なくとも一種類以上の III 族元素の分子線を照射して前記第 1 の化合物半導体層上に前記第 1 の化合物半導体とは異なる第 2 の化合物半導体層を形成する第 3 の工程と、

を備えることを特徴とするエピタキシャル成長方法。

**【請求項 3】**

前記第 1 の化合物半導体層は InAlAs 層または InGaAs 層であり、前記第 2 の化合物半導体層は InP 層または InGaP 層であることを特徴とする請求項 1 または請求項 2 に記載のエピタキシャル成長方法。

**【請求項 4】**

前記第 1 の化合物半導体層は InP 層または InGaP 層であり、前記第 2 の化合物半導体層は InAlAs 層または InGaAs 層であることを特徴とする請求項 1 または請求項 2 に記載のエピタキシャル成長方法。

## 【書類名】明細書

## 【発明の名称】エピタキシャル成長方法

## 【技術分野】

## 【0001】

本発明は、ヘテロ接合界面を有するIII-V族系化合物半導体薄膜の形成方法に関し、特に、InP層をエッチストッパー層（エッチング制御層）として用いる高電子移動度トランジスタ（HEMT）の製造に適したエピタキシャル成長方法に関する。

## 【背景技術】

## 【0002】

従来、高電子移動度トランジスタ（以下、HEMTと略記する）構造のエピタキシャル結晶は、有機金属気層成長法（MOCVD法）や分子線エピタキシャル成長法（MBE法）により形成されたIII-V族系化合物半導体薄膜で構成される。例えば、InP基板の上にInAlAs層やInGaAs層等の半導体層を積層して形成され、さらにInP層をエッチストッパー層として形成した構造が提案されている。このInP層からなるエッチストッパー層を有するHEMT構造の基本的な構成を図6に示す。

## 【0003】

図6に示すHEMT構造は、InPからなる半絶縁性基板101上に、ノンドープのInAlAs層（バッファ層）102、ノンドープのInGaAs層（電子走行層）103、ノンドープのInAlAs層（スペーサ層）104、n型不純物をドーピングしたInAlAs層（電子供給層）105、ノンドープのInAlAs層（スペーサ層）106、ノンドープのInP層（エッチストッパー層）107、n型不純物をドーピングしたInAlAs層（抵抗低減層）108、n型不純物をドーピングしたInGaAs層（抵抗低減層）109が積層されてなる。

## 【0004】

なお、n型InAlAs層108およびn型InGaAs層109はエッチングにより分割され、エッチングされた領域からはInP層107が露出する。また、分割されたInGaAs層109上にはソース電極またはドレイン電極となるオーミック電極110、111が形成され、露呈されたInP層107上にはゲート電極となるショットキー電極が形成されている。

## 【0005】

上述したHEMT構造において、InP層107のエッチング速度（燐酸系やクエン酸系のエッチャント）は、InAlAs層108やInGaAs層109のエッチング速度に比較して数10分の1から数100分の1であるため、エッチャントによる浸食は少なく非常に高い選択性が得られる。したがって、InP層107より下のInAlAs層105、106までエッチングが進行してしまい、HEMTの高周波特性などのデバイス特性が低下するのを防止する役割を果たしている。

## 【0006】

また、上述したHEMT構造においては、InAlAs層106、108とInP層107の境界で、V族元素の異なるヘテロ接合界面（以下、ヘテロ界面と称する）が形成されることとなる。このようなヘテロ接合を利用したデバイスでは、そのヘテロ界面における原子の組成分布の急峻性および平坦性がデバイス特性を大きく左右する。例えば、このヘテロ界面を形成するにあたり、形成条件が悪く、InP層107にAsが混入したり、界面にAsとPの混合した遷移層が形成されたりすると、エッチストッパー層としてのInP層107の選択性が著しく低下してしまうことがある。

## 【0007】

また、InP層107をエッチストッパー層として用いる場合は、InP層107の膜厚は薄いほどよく、通常3～6nm程度の膜厚とされる。このようにInP層107を非常に薄く形成する場合は、特にヘテロ界面の形成条件がInP層107の選択性に及ぼす影響が大きくなるため、ヘテロ界面の形成条件を最適化することが重要となる。

## 【0008】

そこで、MOCVD法によるHEMTの形成については、InAlAs層107やInGaAs層108等をエッチングする際にInP層107のエッチングされる密度が所定値以下となるように、InP層107を成長させる際の原料ガスの供給量を調整するようにしている（例えば特許文献1）。

【特許文献1】特開平11-266009号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

ところで、MBE法によるHEMTの形成では、分子線源に設けられたシャッターおよびバルブのON/OFFにより、各半導体層の形成に応じて原料となる元素の分子線の照射を制御している。図7は、従来のエピタキシャル成長方法によりInAlAs層とInP層とのヘテロ界面を形成するときの原料供給手順を示すタイミングチャートである。工程AでIn, Al, Asの分子線を照射することでInAlAs層を形成し、工程BでIn, Pの分子線を照射することでInP層を形成する。なお、In分子線は停止することなく照射され、As分子線とP分子線の照射を同時に切り替えることで、InAlAs層とInP層とを連続して形成している。

【0010】

このとき、MBE法ではMOCVD法のようなガスの流れがないことから、供給される分子線の切り替えは瞬時にできているものと考えられている。実際に、III族元素の分子線（例えばAl分子線）について見ると、工程Bにおいて基板に供給される分子線強度はシャッターの駆動時間（通常1秒以下）に対応して1%以下となることが確認されている。

【0011】

これに対して、V族元素（As）はIII族元素に比べると蒸気圧が高いため、分子線の供給を停止した後も成長室内にその分子が残留し、ヘテロ界面を形成する際に元素の混合が起こりやすいことが判明した。しかしながら、この残留V族分子を考慮して成長条件（ヘテロ界面の形成条件）を決めていないため、分子線源のバルブの開閉速度やシャッターの動作状態が変わると、残留V族元素の量（残留V族元素の分子線強度）に対応してInAlAs層やInGaAs層とInP層とのヘテロ界面の特性が微妙に変化した。また、このようにしてHEMTのエッチストッパー層としてのInP層を形成すると、選択性が低下してしまうという不具合があった。

本発明は、上記課題を解決するために、MBE法によるエピタキシャル成長におけるV族元素の切り替え時の残留V族元素量に着目してなされたもので、安定した特性を有するヘテロ界面の形成、ひいては高い選択性を持ったInPエッチストッパー層の形成を実現するエピタキシャル成長方法を提案することを目的とする。

【課題を解決するための手段】

【0012】

本発明は、分子線エピタキシャル成長法によりIII-V族系化合物半導体のヘテロ接合を有する半導体薄膜を形成するエピタキシャル成長方法であって、少なくとも一種類以上のIII族元素の分子線と第1のV族元素の分子線とを照射して第1の化合物半導体層を形成する第1の工程と、前記III族元素の分子線と前記第1のV族元素の分子線の照射を停止し、前記第1のV族元素の供給量が前記第1の工程における供給量の1/10以下となるまで成長を中断する第2の工程と、少なくとも一種類以上のIII族元素の分子線と第2のV族元素の分子線とを照射して前記第1の化合物半導体層上に前記第1の化合物半導体とは異なる第2の化合物半導体層を形成する第3の工程と、を備えるようにしたものである。これにより、第2の化合物半導体層への第1のV族元素の混入量を所定値以下（例えば組成にして0.05以下）とすることができる。

【0013】

また、分子線エピタキシャル成長法によりIII-V族系化合物半導体のヘテロ接合を有する半導体薄膜を形成するエピタキシャル成長方法であって、少なくとも一種類以上の

III族元素の分子線と第1のV族元素の分子線とを照射して第1の化合物半導体層を形成する第1の工程と、前記III族元素の分子線と前記第1のV族元素の分子線の照射を停止するとともに、第2のV族元素の分子線を照射し、前記第1のV族元素の供給量が前記第1の工程における供給量の $1/10$ 以下となるまで成長を中断する第2の工程と、さらに、少なくとも一種類以上のIII族元素の分子線を照射して前記第1の化合物半導体層上に前記第1の化合物半導体とは異なる第2の化合物半導体層を形成する第3の工程と、を備えるようにしたものである。ここで、第2の工程ではV族元素の分子線は照射されているが、III族元素の分子線は照射されないのでエピタキシャル層の成長は中断される。これにより、第3の工程で第2の化合物半導体層の形成を開始する当初から第2のV族元素を所望の分子線強度で供給することができるので、第2の化合物半導体層への第1のV族元素の混入量をさらに低減できる。

#### 【0014】

また、前記第1の化合物半導体層をInAlAs層またはInGaAs層とし、前記第2の化合物半導体層をInP層またはInGaP層とするようにした。すなわち、InAlAs層またはInGaAs層上にInP層をエッチストッパー層として形成してHEMTを作成する場合に有効である。また、形成する化合物半導体層を反対にして、前記第1の化合物半導体層をInP層またはInGaP層とし、前記第2の化合物半導体層をInAlAs層またはInGaAs層とする場合にも適用できる。

#### 【0015】

以下に、本発明を完成するに至った経緯について、InAlAs層上にInP層を形成する場合を例に挙げて説明する。

初めに、InP基板上にInAlAs層を成長させた後、成長室内に残留したバックグラウンドのAs分子が、InP層を成長させる際にInP層へ取り込まれることに着目し、取り込まれたAsの量とInP層(Asが混入している)のエッチング速度の関係を調べた。具体的には、As分子線源のバルブを閉めるときの開度(バルブの開閉速度)を調整することによりバックグラウンドに対応するAsの分子線強度を変えてInP層を成長させ、そのときのAs混入量とInP(As混入)層の燐酸系のエッチャントに対するエッチング速度の関係を調べた。

#### 【0016】

図3にAs混入量とInP層のエッチング速度の関係を示す。例えば、3nm厚のInP層をエッチストッパー層として用いる場合、燐酸系エッチャントに対する耐性を30秒以上得ようとする、エッチング速度は $0.1\text{ nm/秒}$ よりも低いことが要求される。この場合、図3よりInP層に混入されるAsの量としては組成にして $0.05$ 以下としなければならないこととなる。望ましくは、InP層に混入されるAsの量を $0.02$ 以下とすればエッチング速度は $0.05\text{ nm/秒}$ 以下となるので、InP層をエッチストッパー層として用いたときにより高い選択性を得ることができる。

#### 【0017】

次に、MBE装置のシャッターおよびバルブの開閉にともなう、AsおよびPの分子線強度の変化を調べた。図4はAs分子線を供給・停止したときの分子線強度の変化を示す説明図で、図5はP分子線を供給・停止したときの分子線強度の変化を示す説明図である。なお、時間軸の $10\text{ sec}$ においてシャッターおよびバルブを開いて分子線の供給を開始し、 $30\text{ sec}$ においてシャッターおよびバルブを閉じて分子線の供給を停止している。

#### 【0018】

図4からAs分子線の強度は分子線の供給を停止した後約 $1\text{ sec}$ で約 $1/14$ となり、約 $10\text{ sec}$ で $1/50$ 以下となる。一方、図5からP分子線の強度は分子線の供給を停止した後約 $1\text{ sec}$ で約 $1/7$ となり、約 $10\text{ sec}$ で $1/100$ 以下となる。これより、V族元素は蒸気圧が高いために分子線の供給を停止した後も成長室内にその分子が成長時の供給量に対して数%残留し、ヘテロ界面を形成する際に元素の混合が起こりやすいことがわかる。また、P分子線の供給においては、所望の分子線強度となるまでに数se

cを要している。

#### 【0019】

さらに、InAlAs層上にInP層を形成する場合のプロセスを検討して、ヘテロ界面の遷移層の厚さとAs混入量の関係を実験により解析して、最適のヘテロ界面形成プロセスを求めることを目的として実験を行った。そして、As分子線強度がInAlAs層成長時の供給量に対して1/10以下となった後にInP層の成長を開始することでAs混入量は組成にして0.05以下となることを突き止め、本発明を完成するに至った。

#### 【発明の効果】

#### 【0020】

本発明によれば、分子線エピタキシャル成長法によりIII-V族系化合物半導体のヘテロ接合を有する半導体薄膜を形成するエピタキシャル成長方法であって、少なくとも一種類以上のIII族元素の分子線と第1のV族元素の分子線とを照射して第1の化合物半導体層を形成する第1の工程と、前記III族元素の分子線と前記第1のV族元素の分子線の照射を停止し、前記第1のV族元素の供給量が前記第1の工程における供給量の1/10以下となるまで成長を中断する第2の工程と、少なくとも一種類以上のIII族元素の分子線と第2のV族元素の分子線とを照射して前記第1の化合物半導体層上に前記第1の化合物半導体とは異なる第2の化合物半導体層を形成する第3の工程と、を備えるようにしたので、第2の化合物半導体層への第1のV族元素の混入量を所定値以下（例えば組成にして0.05以下）とすることができる。

#### 【0021】

したがって、本発明のエピタキシャル成長方法により、HEMT構造におけるエッチストッパー層としてのInP層を形成した場合、非常に高い選択性が得られるので精細なエッチングが可能となる。

#### 【発明を実施するための最良の形態】

#### 【0022】

以下に本発明の好適な実施形態を図面に基づいて具体的に説明する。

図1は、本実施形態に係る半導体薄膜であり、MBE法によりInP基板10上にInAlAs層20を成長させ、さらにその上にInP層30を成長させて形成される。このInAlAs層20とInP層とのヘテロ界面は、図6に示すHEMT構造のInAlAs層106とInP層107とのヘテロ界面に相当する。

#### 【0023】

図2は本発明に係るエピタキシャル成長方法による原料供給手順を示すタイミングチャートである。まず、タイミングT<sub>0</sub>でIn, Al, As分子線の照射を開始してInP基板10上にInAlAs層20を成長させ、タイミングT<sub>1</sub>でIn, Al, As分子線の照射を停止して200nm厚のInAlAs層20を形成した（工程a）。

#### 【0024】

次いで、タイミングT<sub>1</sub>でIn, Al, As分子線の照射を停止すると同時にP分子線の照射を開始し、As分子線強度が工程aにおけるAs分子線強度の1/10となる時間（例えば30sec）だけ成長を中断した（工程b）。この工程bにおいては、P分子線は照射されているがIn分子線は照射されていないのでInP層30は形成されない。また、図5よりPの供給量が所望の分子線強度となるまでに数secを要するが、As分子線の停止と同時にP分子線の照射を開始することで工程cでは開始当初から所望の分子線強度でP分子線を供給することができる。

#### 【0025】

次いで、タイミングT<sub>2</sub>でIn分子線の照射を開始することでInP層30の成長を開始し、タイミングT<sub>3</sub>でIn, P分子線の照射を停止して3.0nm厚のInP層30を形成した（工程c）。

#### 【0026】

上述した方法により得られた半導体薄膜について、燐酸系のエッチャントを用いてエッチング処理を行い、InP層30がなくなるまでのエッチング時間を測定してInP層3

0のエッチング耐性を評価した。その結果、40秒まではInP層30の表面に変化がなく、45秒で表面が白濁して、50秒で完全に除去された。すなわち、本実施形態に係るInP層30のエッチング速度は $0.06\text{ nm/sec}$ であり、図3よりInP層30へのAs混入量は組成にして0.025程度と推定された。このように、本発明に係るエピタキシャル成長方法によれば、InP層30へのAs混入量がInP層30のエッチング耐性に影響を与えない程度まで低減されるので、エッチストッパー層としてのInP層30は非常に高い選択性を有するようになる。

#### 【0027】

次に、比較例として、従来技術により形成された半導体薄膜について説明する。図7は従来技術に係るエピタキシャル成長方法による原料供給手順を示すタイミングチャートである。

まず、タイミング $t_0$ でIn, Al, As分子線の照射を開始してInP基板10上にInAlAs層20を成長させ、タイミング $t_1$ でAl, As分子線の照射を停止して200nm厚のInAlAs層20を形成した(工程A)。このとき、In分子線は停止することなく連続して照射される。

#### 【0028】

次いで、タイミング $t_1$ でAl, As分子線の照射を停止すると同時にP分子線の照射を開始してInP層30を成長させ、タイミング $t_2$ でIn, P分子線の照射を停止して3.0nm厚のInP層30を形成した(工程B)。

#### 【0029】

上述した方法により得られた半導体薄膜について、磷酸系のエッチャントを用いてエッチング処理を行い、InP層30がなくなるまでのエッチング時間を測定してエッチング耐性を評価した。その結果、20秒のエッチングによりInP層30は完全に除去された。すなわち、比較例に係るInP層のエッチング速度は $0.15\text{ nm/sec}$ であり、図3よりInP層30へのAs混入量は組成にして0.084程度と推定された。これより、従来技術では、In分子線の供給を停止することなく、As分子線の照射を停止した直後にP分子線の照射を開始してInAlAs層20とInP層30を連続して成長させたために、成長室内に残留したAsがInP層30へ混入してしまいInP層30のエッチング耐性が低下したものと考えられた。

#### 【0030】

上述したように、本発明ではInAlAs層とInP層のヘテロ界面を形成する時に、As分子線強度の減衰に応じてエピタキシャル成長を一時停止することにより、InP層に不要なV族元素(As)が混入するのを抑えることができるので、急峻なヘテロ界面の形成が可能となる。したがって、InP層をエッチストッパー層として用いる際、非常に薄くInP層を形成してもその特性(エッチング耐性)が低下することではなく、高い選択性を有することとなる。

#### 【0031】

以上、本発明者によってなされた発明を実施形態に基づいて具体的に説明したが、本発明は上記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で変更可能である。例えば、本実施形態ではInAlAs層上にInP層を形成する場合について述べたが、InAlAs層の代わりにInGaAs層とし、InP層の代わりInGaP層としても同様の効果が得られる。また、形成する層構造が逆、例えばInP層またはInGaP層上にInAlAs層またはInGaAs層を形成する場合であっても同様の効果が得られる。

#### 【産業上の利用可能性】

#### 【0032】

本発明は、V族元素の異なるヘテロ界面を有するIII-V族系化合物半導体薄膜を形成する技術、例えば、InP層をエッチストッパー層(エッチング制御層)として用いる高電子移動度トランジスタ(HEMT)の製造に利用することができる。

#### 【図面の簡単な説明】



## 【0033】

【図1】本実施形態に係るヘテロ接合界面を形成したエピタキシャル成長層の断面構造図である。

【図2】本発明に係るエピタキシャル成長方法による原料供給手順を示すタイミングチャートである。

【図3】As混入量とInP層のエッチング速度の関係を示す説明図である。

【図4】As分子線を供給・停止したときの分子線強度の変化を示す説明図である。

【図5】P分子線を供給・停止したときの分子線強度の変化を示す説明図である。

【図6】一般的なHEMT構造の断面図である。

【図7】従来技術に係るエピタキシャル成長方法による原料供給手順を示すタイミングチャートである。

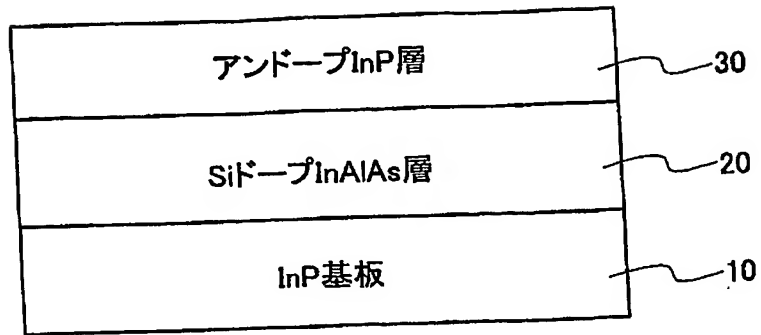
## 【符号の説明】

## 【0034】

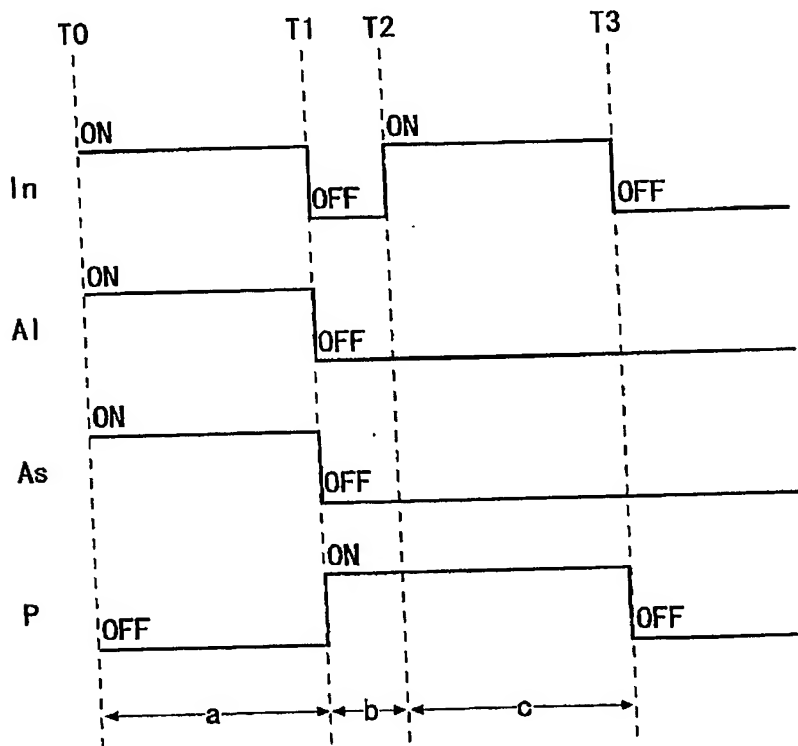
- 10 InP基板
- 20 SiドープInAlAs層
- 30 アンドープInP層

【書類名】 図面

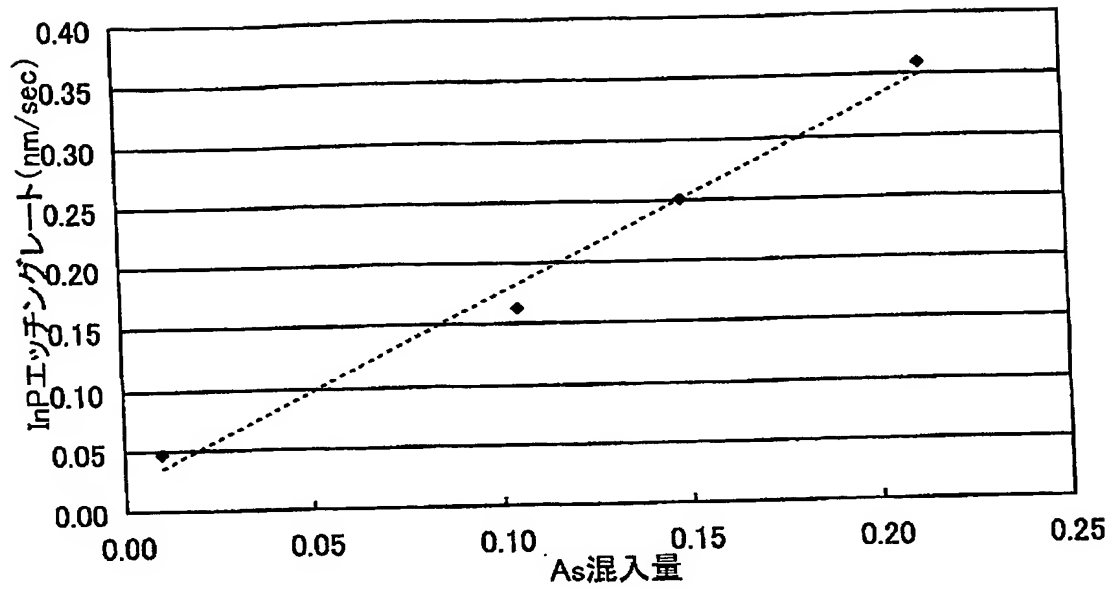
【図 1】



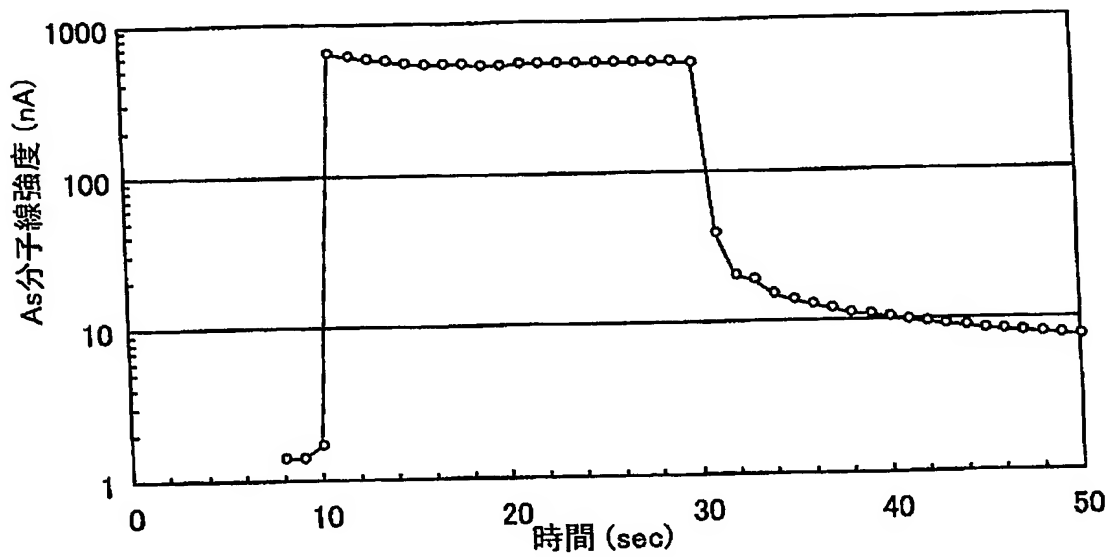
【図 2】



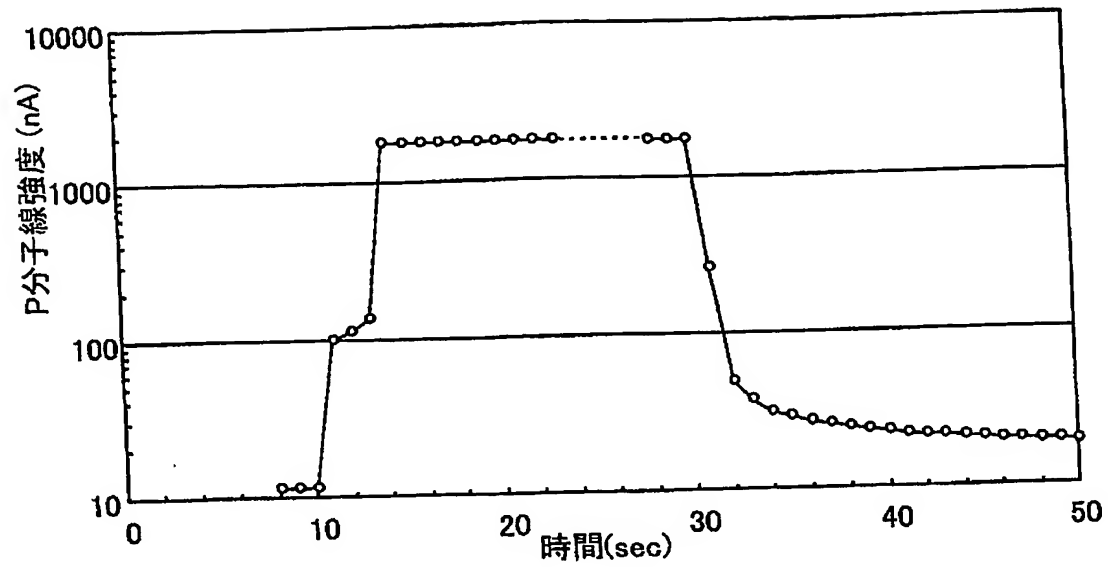
【図 3】



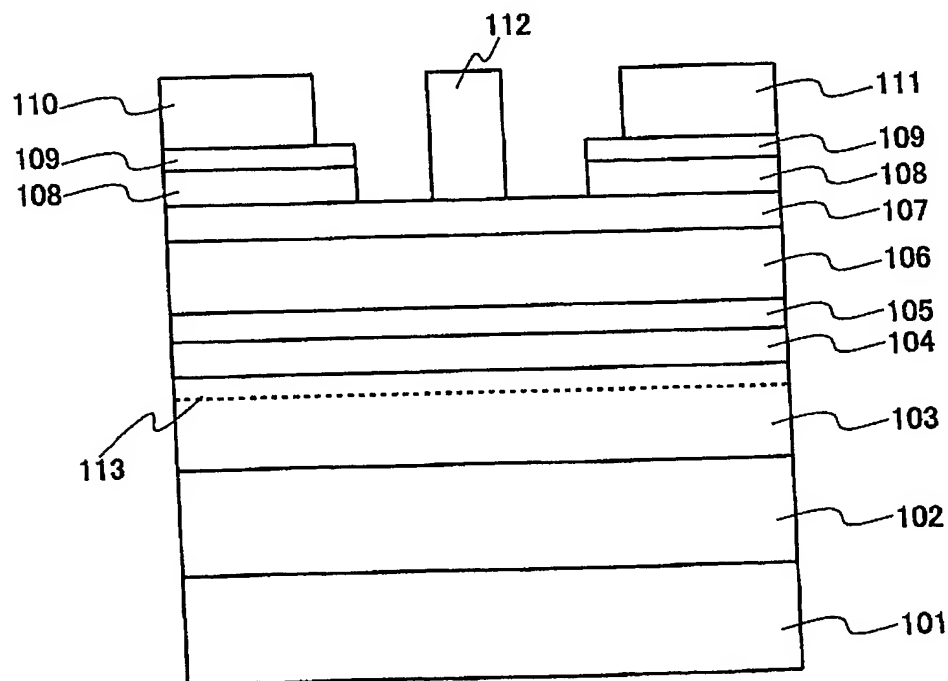
【図 4】



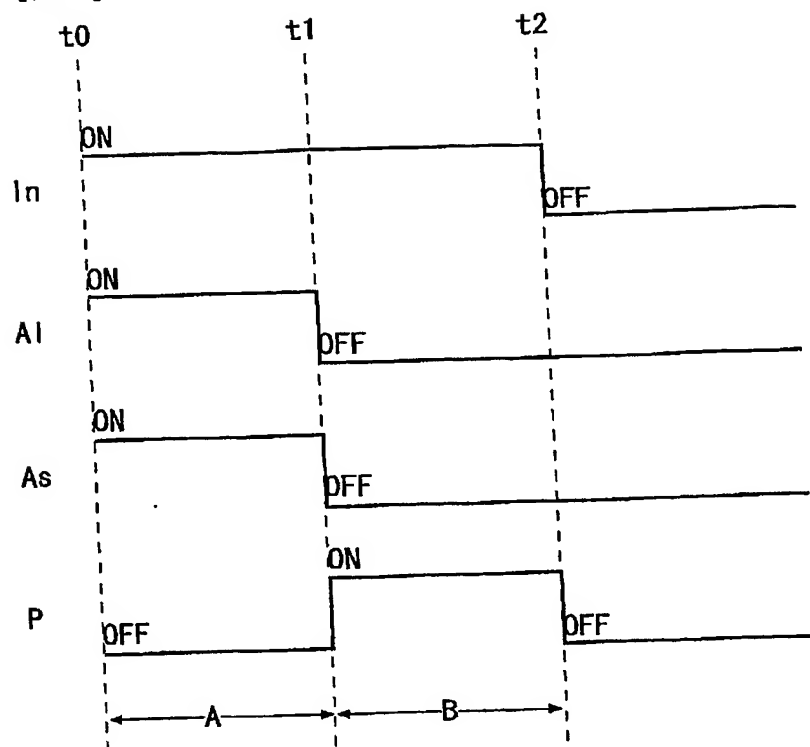
【図 5】



【図 6】



【図 7】



## 【書類名】 要約書

## 【要約】

【課題】 分子線エピタキシャル成長法によるⅢⅢⅢ-Ⅴ族系化合物半導体薄膜の形成において、安定した特性を有するヘテロ界面の形成、ひいては高い選択性を持ったⅢⅢⅢエッチストッパー層の形成を実現するエピタキシャル成長方法を提供する。

【解決手段】 分子線エピタキシャル成長法によりⅢⅢⅢ-Ⅴ族系化合物半導体のヘテロ接合を有する半導体薄膜を形成するエピタキシャル成長方法であって、少なくとも一種類以上のⅢⅢⅢ族元素の分子線と第ⅠのⅤ族元素の分子線とを照射して第Ⅰの化合物半導体層を形成する第Ⅰの工程と、前記ⅢⅢⅢ族元素の分子線と前記第ⅠのⅤ族元素の分子線の照射を停止し、前記第ⅠのⅤ族元素の供給量が前記第Ⅰの工程における供給量の $1/10$ 以下となるまで成長を中断する第Ⅱの工程と、少なくとも一種類以上のⅢⅢⅢ族元素の分子線と第ⅡのⅤ族元素の分子線とを照射して前記第Ⅰの化合物半導体層上に前記第Ⅰの化合物半導体とは異なる第Ⅱの化合物半導体層を形成する第Ⅲの工程と、を備えるようにした。

【選択図】 図2

# 認定・付加情報

特許出願の番号	特願 2003-274441
受付番号	50301169435
書類名	特許願
担当官	第五担当上席 0094
作成日	平成15年 7月16日

## <認定情報・付加情報>

【提出日】 平成15年 7月15日

特願 2 0 0 3 - 2 7 4 4 4 1

出 願 人 履 歴 情 報

識別番号 [ 5 9 1 0 0 7 8 6 0 ]

1. 変更年月日	1 9 9 9 年 8 月 2 日
[変更理由]	名称変更
住 所	東京都港区虎ノ門 2 丁目 1 0 番 1 号
氏 名	株式会社日鉾マテリアルズ